



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08065051 A**(43) Date of publication of application: **08.03.96**

(51) Int. Cl

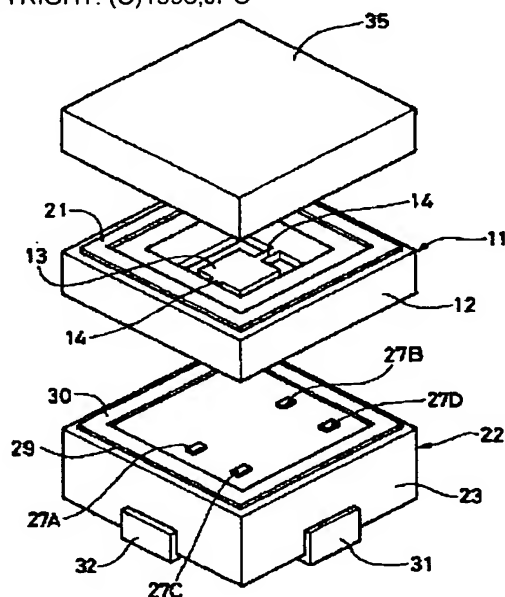
**H03B 5/32**  
**H03H 9/02**(21) Application number: **06220984**(71) Applicant: **MURATA MFG CO LTD**(22) Date of filing: **23.08.94**(72) Inventor: **FUJII YASUO**(54) **PIEZOELECTRIC OSCILLATOR**

COPYRIGHT: (C)1996,JPO

(57) Abstract:

**PURPOSE:** To make a piezoelectric oscillator for which an oscillation circuit including a piezoelectric vibrator is integrally formed small in size, small in packaging area and simple in manufacture.

**CONSTITUTION:** This piezoelectric oscillator 10 is in a three-stage structure for which a base body 22, a frame body 11 and a sealing member 35 are successively superimposed. Then, the piezoelectric vibrator 13 is provided through supporting beams 14 on the substrate 12 for the vibrator of the frame body 11 and an inverter (COMS circuit) is laminated and formed. Also, on the integrated circuit board 23 of the base body 22, a CR circuit part composed of a resistor and a capacitor is laminated and formed. Then, by connecting the substrate 12 for the vibrator and the integrated circuit board 23 by electrodes 27A-27D or the like, the oscillation circuit composed of the inverter, the piezoelectric vibrator 13 and the CR circuit part is formed inside the piezoelectric oscillator 10.



(51) Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 B 5/32		H		
H 0 3 H 9/02		K		

審査請求 未請求 請求項の数 3 F D (全 10 頁)

(21) 出願番号 特願平6-220984

(22) 出願日 平成6年(1994)8月23日

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 藤井 康生

京都府長岡京市天神二丁目26番10号 株式

会社村田製作所内

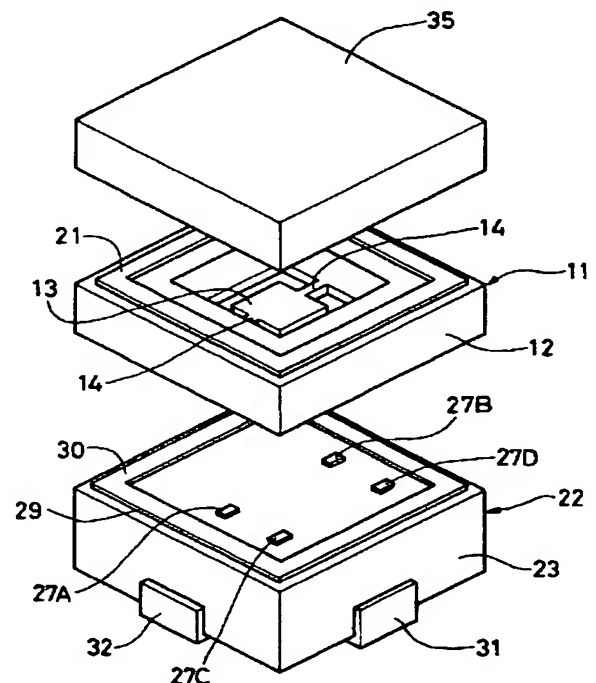
(74) 代理人 弁理士 広瀬 和彦

## (54) 【発明の名称】 圧電式発振器

## (57) 【要約】

【目的】 圧電振動子を含んだ発振回路を一体形成した圧電式発振器において、小型化を図り、実装面積を小さくすると共に、製造の簡素化を図る。

【構成】 圧電式発振器10は基体22、枠体11、封止部材35が順次に重畳された3段構造である。そして、枠体11の振動子用基板12には支持梁14、14を介して圧電振動子13が設けられると共に、インバータ(CMOS回路)が積層形成されている。また、基体22の集積回路基板23には、抵抗、コンデンサからなるCR回路部が積層形成されている。そして、振動子用基板12と集積回路基板23とを電極27A~27D等によって接続することで、圧電式発振器10内には、インバータ、圧電振動子13、CR回路部からなる発振回路が形成される。



1

## 【特許請求の範囲】

【請求項 1】 シリコンからなる第 1 の基板に圧電振動子と第 1 の回路部を設けてなる第 1 のケース部と、第 2 の基板に前記圧電振動子および第 1 の回路部と電気的に接続すべき第 2 の回路部を設けてなる第 2 のケース部と、前記第 1、第 2 のケース部を一体化するため、前記第 1 の基板に対し第 2 の基板を接合することにより、前記圧電振動子、第 1 の回路部および第 2 の回路部によって形成される発振回路とから構成してなる圧電式発振器。

【請求項 2】 前記第 1 の基板側の圧電振動子および第 1 の回路部と第 2 の基板側の第 2 の回路部とを電気的に接続するために、前記第 1 の基板の一側面と、該第 1 の基板の一側面と対向する前記第 2 の基板の他側面には、複数の電極をそれぞれ設けてなる請求項 1 記載の圧電式発振器。

【請求項 3】 前記第 1 の基板の他側面には、前記圧電振動子を封止する封止部材を設けてなる請求項 1 または 2 記載の圧電式発振器。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、圧電薄膜を用いた圧電薄膜振動子と、該圧電薄膜振動子と共に発振回路を構成する回路部とを一体化した圧電式発振器に関し、例えば電子機器や精密機械用のクロックパルス発振器等に用いて好適な圧電式発振器に関するものである。

## 【0002】

【従来の技術】 一般に、恒弾性材料やシリコン材料の薄板上に  $ZnO$ 、 $AlN$  等からなる圧電薄膜を着膜形成する構成の圧電薄膜振動子は知られている。このような圧電薄膜振動子はマイクロエレクトロニクス等の分野において発振器として応用される場合が多く、小型化が要請されている。

【0003】 一方、半導体集積回路等の高密度集積化がめざましく、抵抗、コンデンサ等の電子部品や CMOS 集積回路等を積層することにより、基板の表面、内部に電子回路を形成する半導体集積技術はもはや一般的な技術となっている。

【0004】 上述した技術背景より、圧電薄膜振動子と半導体集積回路とを一体化し、周辺の電子回路を併せもった構成の発振器が知られているが、このような従来技術の一例として、特開昭 63-187713 号公報に記載された集積型圧電薄膜機能素子について、図 16 に基づいて簡単に説明する。

【0005】 図において、1 は従来技術による集積型圧電薄膜機能素子を示し、該集積型圧電薄膜機能素子 1 は、半導体基板 2 上の右側に形成された集積発振回路部 3 と、該集積発振回路部 3 の左側に位置して前記半導体基板 2 上に形成された圧電薄膜振動子 4 と、該圧電薄膜振動子 4 と前記集積発振回路部 3 とを電気的に接続する

2

配線 5、6 とから大略構成されている。

【0006】 このように構成される集積型圧電薄膜機能素子 1 により、集積発振回路部 3 と圧電薄膜振動子 4 とを同一の半導体基板 2 上に設けて一体化し、小型化を図るようにしている。

## 【0007】

【発明が解決しようとする課題】 ところで、上述した従来技術では、単一の半導体基板 2 上に集積発振回路部 3 と圧電薄膜振動子 4 とを形成し、それぞれを一体化して小型化を図るようにしているが、集積発振回路部 3 と圧電薄膜振動子 4 は半導体基板 2 上で横方向に並べられて配置されているため、平面的にみて面積が大きくなり、実装面積が大きくなってしまいう問題がある。

【0008】 また、従来技術では、集積発振回路部 3 と圧電薄膜振動子 4 が離間して配置されているため、配線 5、6 を形成して両者を電気的に接続している。この結果、配線 5、6 によって浮遊容量、配線抵抗が増加し、圧電薄膜振動子 4 の性能を低下させる原因となるという問題がある。

20 【0009】 さらに、従来技術では、製造過程において配線 5、6 の配線切れが心配されるため、半導体基板 2 と圧電薄膜振動子 4 との段差部に傾斜を形成する等、製造方法が複雑化しているという問題がある。

【0010】 本発明は上述した従来技術の問題に鑑みなされたもので、実装面積を小さくすると共に、圧電薄膜振動子と集積回路との電気的接続を簡単なものとし、製造の簡素化を図ることができるようにした圧電式発振器を提供することを目的としている。

## 【0011】

30 【課題を解決するための手段】 上述した課題を解決するために請求項 1 による圧電式発振器は、シリコンからなる第 1 の基板に圧電振動子と第 1 の回路部を設けてなる第 1 のケース部と、第 2 の基板に前記圧電振動子および第 1 の回路部と電気的に接続すべき第 2 の回路部を設けてなる第 2 のケース部と、前記第 1、第 2 のケース部を一体化するため、前記第 1 の基板に対し第 2 の基板を接合することにより、前記圧電振動子、第 1 の回路部および第 2 の回路部によって形成される発振回路とからなる構成を採用している。

40 【0012】 また、請求項 2 による圧電式発振器は、前記第 1 の基板側の圧電振動子および第 1 の回路部と第 2 の基板側の第 2 の回路部とを電気的に接続するために、前記第 1 の基板の一側面と、該第 1 の基板の一側面と対向する前記第 2 の基板の他側面には、複数の電極をそれぞれ設けることにある。

【0013】 さらに、請求項 3 による圧電式発振器は、前記第 1 の基板の他側面には、前記圧電振動子を封止する封止部材を設けることにある。

## 【0014】

50 【作用】 上記請求項 1 の構成により、圧電振動子、第 1

の回路部および第 2 の回路部とからなる発振回路を単一のチップ部品とすると共に、前記圧電振動子および第 1 の回路部が形成された第 1 の基板と、前記第 2 の回路部が形成された第 2 の基板とを重畳して一体化することで、小型化を図ることができ、実装面積を大幅に小さくすることができる。

【0015】また、請求項 2 の構成により、第 1 の基板側の圧電振動子、第 1 の回路部と第 2 の基板側の第 2 の回路部とを複数の電極により接続する構成としたことにより、金属薄膜配線の形成やワイヤボンディング等が不要となり、製造が容易になる。

【0016】さらに、請求項 3 の構成によれば、第 1 の基板の一侧に第 2 の基板を重畳して設け、該第 1 の基板の他側に封止部材を重畳して設けることにより、第 1 の基板に形成された圧電振動子を封止する構成としたため、チップ部品として小型なものとするができる。

【0017】

【実施例】以下、本発明の実施例を図 1 ないし図 15 に基づいて説明するに、実施例では、圧電式発振器をコンピュータ用基板上に実装し、コンピュータ用のクロックパルスを発振するための発振器として用いた場合を例に挙げて説明する。

【0018】まず、本発明の第 1 の実施例を図 1 ないし図 12 に基づいて説明する。

【0019】図において、10 は本実施例による圧電式発振器を示し、該圧電式発振器 10 は、圧電振動子とその周辺の発振回路とを一体化したもので、表面実装部品として用いて好適な発振器である。即ち、該圧電式発振器 10 には、図 12 に示すような後述の発振回路 34 が構成されており、例えば、コンピュータ用回路基板上にクロックパルス用の発振回路を形成したい場合には、該圧電式発振器 10 を実装するだけで足りる。

【0020】また、本実施例による圧電式発振器 10 は、図 2 に示すように、後述の圧電振動子 13 等が設けられた枠体 11 を基体 22 上に重畳して接合し、この枠体 11 上に封止部材 35 を重畳して接合する 3 段構造となっている。

【0021】11 は本実施例による圧電式発振器 10 の中段に位置して設けられた第 1 のケース部としての枠体を示し、12 は該枠体の外形を構成する第 1 の基板としての振動子用基板を示す。そして、該振動子用基板 12 はシリコン材料により形成され、中央側がエッチングによって除去された枠状に形成されている。また、該振動子用基板 12 の下面は集積回路基板 23 と接合される下側接合面 12A となり、該振動子用基板 12 の上面は封止部材 35 と接合される上側接合面 12B となっている。

【0022】13 は振動子用基板 12 に支持梁 14、14 を介して振動可能に支持された圧電振動子（以下、振動子 13 という）を示し、該振動子 13 は、シリコン材

料により正方形の薄板に形成された振動板 15 と、該振動板 15 上にスパッタ等の手段により着膜形成された圧電薄膜 16 と、圧電薄膜 16 の上、下両面に着膜形成された一対の金属薄膜 17A、17B とから構成されている。

【0023】また、前記圧電薄膜 16 は ZnO、AlN 等の圧電材料からなる薄膜であり、前記金属薄膜 17A、17B は Al、Au-Cr 等の金属材料からなる薄膜である。そして、該振動子 13 は、図 6 に示すよう

に、振動板 15 の下側表面に金属薄膜 17A、圧電薄膜 16、金属薄膜 17B を順次に積層することにより形成されている。また、金属薄膜 17A、17B は、図 4 に示すように、一端側が上述した如く圧電薄膜 16 にそれぞれ接続されており、他端側はそれぞれ支持梁 14、14 の表面を介して振動子用基板 12 側まで伸長し、後述する振動子側電極 19A、19B にそれぞれ接続されている。そして、振動子側電極 19A、19B を介して金属薄膜 17A、17B 間に電界が付与されると、圧電薄膜 16 が圧電現象により歪み変形し、これにより振動子 13 は各支持梁 14 を介して所定の共振周波数で水平方向に揺らぎ振動する。

【0024】18 は振動子用基板 12 内に積層形成された第 1 の回路部としてのインバータを示し、該インバータ 18 は CMOS 集積回路であり、半導体集積技術により振動子用基板 12 の一部に積層形成されている。

【0025】19A、19B、19C、19D は振動子用基板 12 の下側接合面 12A に形成された 4 個の振動子側電極を示し、該振動子側電極 19A、19B、19C、19D は金属材料から形成され、振動子用基板 12 から下側に向けて僅かに突出する程度の薄板である。また、各振動子側電極 19A、19B は金属薄膜 17A、17B を介して圧電薄膜 16 にそれぞれ接続されると共に、図 12 に示すようにインバータ 18 の入力側（IN）、出力側（OUT）にもそれぞれ接続されている。一方、振動子側電極 19C、19D はインバータ 18 のアース部（GND）、電源部（VCC）にそれぞれ接続されている。なお、各振動子側電極 19A、19B、19C、19D とインバータ 18 との間の各接続は金属薄膜等の配線による。

【0026】ここで、前記振動子 13 には、該振動子 13 の全表面（振動板 15、圧電薄膜 16、金属薄膜 17A、金属薄膜 17B 等の露出面）を覆うように保護膜（絶縁膜）が形成されている。しかし、前記振動子側電極 19A、19B、19C、19D の表面には保護膜が形成されておらず、集積回路基板 23 側の後述する集積回路側電極 27A、27B、27C、27D と接続されるために金属面が露出している。

【0027】20 は振動子用基板 12 の下側接合面 12A に形成された第 1 の接合用金属部、21 は前記振動子用基板 12 の上側接合面 12B に形成された第 2 の接合

5

用金属部をそれぞれ示し、該接合用金属部 2 0, 2 1 は、N i 等の金属材料からなり振動子用基板 1 2 の枠形状に沿って全周に亘ってそれぞれ形成され、振動子用基板 1 2 からそれぞれ下側、上側に向けて僅かに突出する程度の厚みを有している。そして、前記第 1 の接合用金属部 2 0 は振動子用基板 1 2 と集積回路基板 2 3 とを接合するためのものであり、第 2 の接合用金属部 2 1 は振動子用基板 1 2 と封止部材 3 5 とを接合するためのものである。

【0028】2 2 は圧電式発振器 1 0 の下段に位置して設けられた第 2 のケース部としての基体を示し、2 3 は該基体 2 2 の外形を構成する第 2 の基板としての集積回路基板を示す。そして、該集積回路基板 2 3 はブロック状に形成されたセラミック多層基板であり、その外周形状は前記振動子用基板 1 2 の外周形状と同一の形状である。また、該集積回路基板 2 3 の上面は、前記振動子用基板 1 2 と接合する接合面 2 3 A となっている。

【0029】2 4 は集積回路基板 2 3 内に積層形成された第 2 の回路部としての C R 回路部を示し、該 C R 回路部 2 4 は図 1 2 に示すように抵抗 2 5、コンデンサ 2 6、2 6 によって構成され、それぞれ所定の接続がなされている。

【0030】2 7 A, 2 7 B, 2 7 C, 2 7 D は集積回路基板 2 3 の接合面 2 3 A に形成された 4 個の集積回路側電極を示し、該集積回路側電極 2 7 A, 2 7 B, 2 7 C, 2 7 D は A l, A u - C r 等の金属材料の薄膜である。また、該集積回路側電極 2 7 A, 2 7 B は図 1 2 に示すように金属薄膜等の配線により C R 回路部 2 4 にそれぞれ接続され、該集積回路側電極 2 7 C, 2 7 D は金属薄膜等の配線によりアース端子 3 1, 電源端子 3 2 にそれぞれ接続されている。

【0031】また、該集積回路側電極 2 7 A, 2 7 B, 2 7 C, 2 7 D は、集積回路基板 2 3 上に振動子用基板 1 2 を接合するときに、振動子用基板 1 2 の振動子側電極 1 9 A, 1 9 B, 1 9 C, 1 9 D と銜合するようにそれぞれ位置決めされている。さらに、該集積回路側電極 2 7 A, 2 7 B, 2 7 C, 2 7 D 上には半田膜 2 8, 2 8, … が形成され、該集積回路側電極 2 7 A, 2 7 B, 2 7 C, 2 7 D と、振動子用基板 1 2 の振動子側電極 1 9 A, 1 9 B, 1 9 C, 1 9 D とを接続するときは、この各半田膜 2 8 を溶融させて行う。これにより、集積回路側電極 2 7 A, 2 7 B, 2 7 C, 2 7 D は、振動子側電極 1 9 A, 1 9 B, 1 9 C, 1 9 D と電気的にかつ物理的に接合される。

【0032】2 9 は集積回路基板 2 3 の接合面 2 3 A に形成された第 3 の接合用金属部を示し、該第 3 の接合用金属部 2 9 は N i 等の金属材料の薄膜であり、集積回路基板 2 3 の外縁近傍に全周に亘って形成されている。また、該第 3 の接合用金属部 2 9 上には半田膜 3 0 が形成され、集積回路基板 2 3 上に振動子用基板 1 2 を接合す

6

るときには、該第 3 の接合用金属部 2 9 と、振動子用基板 1 2 の第 1 の接合用金属部 2 0 とを銜合し、半田膜 3 0 を溶融させて接合する。

【0033】3 1, 3 2, 3 3 は集積回路基板 2 3 の下面および各側面に設けられたアース端子、電源端子、出力端子をそれぞれ示し、該アース端子 3 1, 電源端子 3 2 および出力端子 3 3 はそれぞれ金属材料によって形成され、集積回路基板 2 3 に接着剤等によって固着されている。

【0034】また、該アース端子 3 1 は集積回路基板 2 3 内において集積回路側電極 2 7 C に接続され、この集積回路側電極 2 7 C に振動子側電極 1 9 C が接続されることによりインバータ 1 8 のアース部に接続される。さらに、該アース端子 3 1 は図 1 2 に示すように C R 回路部 2 4 の各コンデンサ 2 6 に接続されている。また、前記電源端子 3 2 は集積回路側電極 2 7 D に接続され、該集積回路側電極 2 7 D に振動子側電極 1 9 D が接続されることによりインバータ 1 8 の電源部に接続される。さらに、前記出力端子 3 3 は該集積回路基板 2 3 内において C R 回路部 2 4 に図 1 2 に示すように接続されている。

【0035】ここで、前記枠体 1 1 の振動子用基板 1 2 に形成された振動子 1 3, インバータ 1 8 と、前記基体 2 2 の集積回路基板 2 3 に形成された C R 回路部 2 4 は、前記振動子側電極 1 9 A ~ 1 9 D と集積回路側電極 2 7 A ~ 2 7 D とを接合することにより、全体として図 1 2 に示すような発振回路 3 4 を構成する。

【0036】3 5 は圧電式発振器 1 0 の上段に位置して形成された封止部材を示し、該封止部材 3 5 はセラミック等からなる小片の板材であり、その外形は前記振動子用基板 1 2 とほぼ同様の正方形に形成されている。

【0037】3 6 は封止部材 3 5 の下面に設けられた第 4 の接合用金属部を示し、該第 4 の接合用金属部 3 6 は N i 等の金属材料の薄膜であり、封止部材 3 5 の外縁近傍に全周に亘って形成されている。また、該第 4 の接合用金属部 3 6 の下面には半田膜 3 7 が形成されおり、封止部材 3 5 を振動子用基板 1 2 上に接合するときには、該第 4 の接合用金属部 3 6 と、振動子用基板 1 2 の第 2 の接合用金属部 2 1 とを銜合し、半田膜 3 7 を溶融させて接合する。

【0038】本実施例による圧電式発振器 1 0 は上述のような構成を有するもので、次に、該圧電式発振器 1 0 の製造過程について、主に枠体 1 1, 基体 2 2 および封止部材 3 5 の接合方法について説明する。

【0039】即ち、圧電式発振器 1 0 の製造は、枠体 1 1, 基体 2 2 および封止部材 3 5 を上述した構成の通り別々に製造した後、これらを接合して組立ることによって非常に容易に行うことができる。

【0040】まず、枠体 1 1 の振動子用基板 1 2 を基体 2 2 の集積回路基板 2 3 上に接合する。このとき、集積

7

回路側電極 27A, 27B, 27C, 27D 上の各半田膜 28 を溶解させ、集積回路側電極 27A, 27B, 27C, 27D と振動子側電極 19A, 19B, 19C, 19D とを接合する。これにより、振動子用基板 12 側に設けられた振動子 13, インバータ 18 と、集積回路基板 23 に設けられた CR 回路部 24 とが電氣的に接続され、図 12 に示すような発振回路 34 が構成されることとなる。

【0041】また、これとほぼ同時に、集積回路基板 23 側の第 3 の接合用金属部 29 上に形成された半田膜 30 を溶解させ、振動子用基板 12 側の第 1 の接合用金属部 20 と前記第 3 の接合用金属部 29 とを接合する。これにより、振動子用基板 12 と集積回路基板 23 とが正確に位置決めされ、振動子用基板 12 の下側接合面 12A と集積回路基板 23 の接合面 23A とが気密に接合される。

【0042】次に、枠体 11 の振動子用基板 12 上に封止部材 35 を接合する。このとき、該封止部材 35 の第 4 の接合用金属部 36 に形成された半田膜 37 を溶解させ、第 4 の接合用金属部 36 と振動子用基板 12 に形成された第 2 の接合用金属部 21 とを接合する。これにより、振動子用基板 12 上に封止部材 35 が正確に位置決めされ、圧電子用基板 12 の上側接合面 12B が封止部材 35 によって気密に施蓋される。

【0043】この結果、振動子 13 が集積回路基板 23 と封止部材 35 とによって外気から気密に封止されるようになる。なお、枠体 11, 基体 22, 封止部材 35 の組立を真空で行うことにより、振動子 13 等を真空封止することができる。

【0044】また、圧電式発振器 10 の組立の順序は上述した順序に限るものでなく、まず枠体 11 と封止部材 35 を接合し、次に枠体 11 と基体 22 を接合するようにしてもよい。

【0045】次に、該圧電式発振器 10 の動作について、図 12 に示す発振回路 34 の回路図に基づいて説明する。

【0046】例えば、当該圧電式発振器 10 をコンピュータ用回路基板に実装する場合に、前記アース電極 31, 電源端子 32, 出力端子 33 を前記コンピュータ用回路基板上でアース用ランド、電源用ランド、クロックパルス用ランドにそれぞれ接続されるように実装し、前記電源端子 32 には所定の直流電圧（例えば 5V）が供給されるようにする。これにより、インバータ 18 に電源電圧が供給され、振動子 13 の金属薄膜 17A, 17B 間には発振回路 34 内に発生する乱雑音等による電界が付与され、振動子 13 は所定の共振周波数で機械的に振動する。そして、この振動はインバータ 18 によって所定の電圧（例えば 5V）に増幅され、出力端子 33 からクロックパルスとして出力される。

【0047】このように、発振回路 34 自体は、いわゆ

8

るコルピッツ回路として一般的に知られたものであるが、本実施例による圧電式発振器 10 は、振動子 13 を含む発振回路 34 を単一の表面実装部品として一体形成したものであり、これにより前記コンピュータ用回路基板上に、単一の当該圧電式発振器 10 を表面実装するのみで、別個に発振用の回路を形成する必要がなくなる。

【0048】さらに、本実施例では、圧電式発振器 10 を集積回路基板 23, 振動子用基板 12, 封止部材 35 の下から順に重畳する構成としたことにより、圧電式発振器 10 の実装面積を集積回路基板 23 の下面の面積のみとすることができ、実装面積を非常に小さくすることができる。

【0049】かくして、上述のように構成される本実施例によれば、圧電式発振器 10 を、基体 22, 枠体 11, 封止部材 35 を重畳して接合する 3 段構造とし、振動子 13 およびインバータ 18 を前記枠体 11 の振動子用基板 12 に、CR 回路部 24 を前記基体 22 の集積回路基板 23 に設けることで、振動子 13 を包含した発振回路 34 を内蔵した単一の表面実装用部品とすることができ、圧電式発振器 10 を非常に小型なものとすることができる。

【0050】即ち、CR 回路部 24 を有する集積回路基板 23, 振動子 13 及びインバータ 18 を有する振動子用基板 12, 封止部材 35 を縦方向に積み上げる構成としたため、実装面積を大幅に小さくすることができる。特に、各コンデンサ 26 のような比較的大型の電子部品を集積回路基板 23 に積層形成したことは、小型化の重要な要因となっている。

【0051】また、本実施例による圧電式発振器 10 の製造において、振動子用基板 12 と集積回路基板 23 とを接合する場合は、接合用金属部 20, 29 間を半田膜 30 によって溶着すればよく、また、振動子用基板 12 上に封止部材 35 を接合する場合も、接合用金属部 21, 36 間を半田膜 37 によって溶着すればよいから、各所の接合作業は非常に簡易であり、接合の際には半田膜 30, 37 の表面張力（セルフアライメント効果）によって、振動子用基板 12, 集積回路基板 23, 封止部材 35 の位置決めも容易である。

【0052】さらに、発振回路 34 を形成するに際し、振動子用基板 12 側に設けられた振動子 13 およびインバータ 18, 集積回路基板 23 側に設けられた CR 回路部 24 との電氣的な接続は、振動子側電極 19A, 19B, 19C, 19D と、集積回路側電極 27A, 27B, 27C, 27D とを各半田膜 28 によって溶着するため、ワイヤボンディング等の必要がなく、接続作業を非常に容易なものとするすることができる。また、ワイヤボンディング、金属薄膜配線等を介さずに電極と電極とを直接接続したことにより、配線抵抗や浮遊容量等を大幅に低減することができ、振動子 13 の共振振動の劣化を防止することができる。

【0053】さらにまた、本実施例によれば、枠体 11 上に封止部材 35 を設けたことにより、基体 22 と封止部材 35 とにより振動子 13 等を気密に封止することができる。これにより、封止用の収容カバー等を別個に設け、当該圧電式発振器をこの収容カバー等に収容する必要がなくなる。これにより、当該圧電式発振器の大幅な小型化を図ることができる。

【0054】次に、本発明の第 2 の実施例を図 13 ないし図 15 に基づいて説明するに、本実施例の特徴は、第 1 の基板としての振動子用基板を他側が閉塞された形状とし、第 1 の実施例で述べた封止部材を廃止し、圧電式発振器の構造を 2 段構造としたことにある。なお、本実施例では図 1 ないし図 12 に示す前記第 1 の実施例と同一の構成要素に同一の符号を付し、その説明を省略するものとする。

【0055】図において、41 は本実施例による圧電式発振器を示し、該圧電式発振器 41 は、前記第 1 の実施例で述べた圧電式発振器 10 とほぼ同様に、圧電振動子とその周辺の発振回路とを一体化したもので、表面実装用部品として用いて好適な発振器である。しかし、該圧電式発振器 41 は、後述の振動子 44 を有する蓋体 42 を第 1 の実施例に用いた基体 22 上に重畳して接合した 2 段構造である点で、前記第 1 の実施例による圧電式発振器 10 と異なる。

【0056】42 は該圧電式発振器 41 の上段に位置して設けられた第 1 のケースとしての蓋体を示し、43 は該蓋体 42 の外形を構成する第 1 の基板としての振動子用基板を示す。そして、該振動子用基板 43 の中央には、下面から上側に向けて凹状の凹部 43A がエッチング加工により形成されている。また、該振動子用基板 43 の下面は集積回路基板 23 と接合する接合面 43B となっている。

【0057】44 は振動子用基板 43 の凹部 43A の内部に支持梁 45、45 を介して振動可能に設けられた圧電振動子（以下、振動子 44 という）を示し、該振動子 44 は図 6 に示す第 1 の実施例による振動子 13 とほぼ同様の構成となっている。即ち、本実施例の振動子 44 は、シリコン材料からなる振動板 46 と、該振動板 46 上にスパッタ等の手段により着膜形成された圧電薄膜 47 と、圧電薄膜 47 の上、下両側面に着膜形成された一対の金属薄膜 48A、48B とから構成されている。なお、図 15 では金属薄膜 48A、48B を省略している。

【0058】49 は振動子用基板 43 内に積層形成された第 1 の回路部としてのインバータを示し、該インバータ 49 は前記第 1 の実施例で述べたインバータ 18 と同様のものである。

【0059】50A、50B、50C、50D は振動子用基板 43 の下側面に形成された 4 個の振動子側電極を示し、該振動子側電極 50A、50B、50C、50D

は、前記第 1 の実施例で述べた振動子側電極 19A、19B、19C、19D とほぼ同様に形成されている。また、振動子側電極 50A、50B は金属薄膜 48A、48B を介して圧電薄膜 47 にそれぞれ接続されると共に、インバータ 49 の入力側、出力側にもそれぞれ接続されている。一方、振動子側電極 50C、50D はインバータ 49 のアース部、電源部にそれぞれ接続されている。なお、振動子側電極 50A、50B、50C、50D とインバータ 49 との間の各接続は金属薄膜等の配線による。

【0060】51 は振動子用基板 43 の接合面 43B に形成された接合用金属部を示し、該接合用金属部 51 は、前記第 1 の実施例で述べた第 1 の接続用金属部 20 とほぼ同様に Ni 等の金属材料からなり振動子用基板 43 の枠形状に沿って全周に亘って形成され、振動子用基板 43 から下側に向けて僅かに突出する程度の厚みを有している。そして、該接合用金属部 51 は振動子用基板 43 と集積回路基板 23 とを接合するためのもので、集積回路基板 23 の接合用金属部 29 上に半田膜 30 によって溶着される。

【0061】このように構成される本実施例によっても前記第 1 の実施例と同様の作用効果を得ることができるが、特に、本実施例では、振動子用基板 43 に凹部 43A を形成し、該凹部 43A の内部に振動子 44 を設ける構成としたから、本実施例による圧電式発振器 41 は、前記振動子用基板 43 の上側が閉塞された形状であるため、前記第 1 の実施例で述べた封止部材 35 を廃止することができる。

【0062】即ち、本実施例では、振動子用基板 43 と集積回路基板 23 とを接合するだけで、振動子 44 を気密に封止することができるから、部品点数の削減、製造の簡素化を図ることができる。

【0063】なお、前記各実施例では、図 12 に示すような回路構成の発振回路 34 を圧電式発振器 10（41）内に構成するものとして述べたが、本発明はこれに限るものでない。即ち、発振回路における抵抗、コンデンサの個数やインバータ等の CMOS 回路の種類等については、当該圧電式発振器の発振周波数や用途等によって自由に設定してよい。これに伴い、振動子用基板 12（43）、集積回路基板 23 にそれぞれ設けられた電極の個数や、集積回路基板 23 のアース端子 31 等の外部接続用の端子の個数も増加、減少することとなる。

【0064】また、前記各実施例では、振動子用基板 12（43）と集積回路基板 23 との接合や、振動子用基板 12 と封止部材 35 との接合を半田膜 30、37 によって溶着するものとして述べたが、本発明はこれに限るものでなく、溶融接合、固相拡散接合等の手段を用いてもよい。

【0065】さらに、前記各実施例では、圧電式発振器 10（41）をコンピュータ用基板上に実装し、コンピ



11

ュータ用のクロックパルス発振器として用いる場合を例に挙げて説明したが、本発明による圧電式発振器は他の電子機器用の発振器として広く用いることができる。

【0066】

【発明の効果】以上詳述した通り、請求項1の発明によれば、圧電振動子、第1の回路部および第2の回路部とからなる発振回路を単一のチップ部品とすることができ、かつ、実装面積を大幅に小さくすることができる。

【0067】また、請求項2の発明によれば、第1の基板側の圧電振動子、第1の回路部と第2の基板側の第2の回路部とを複数の電極により接続する構成であるため、金属薄膜配線の形成やワイヤボンディング等が不要となり、製造を大幅に簡素化することができる。

【0068】さらに、請求項3の発明によれば、第1の基板の一侧に第2の基板を重畳して設け、該第1の基板の他側に封止部材を重畳して設けることにより、第1の基板に形成された圧電振動子を封止する構成としたため、封止用の収容カバー等を個別に設け、当該圧電式発振器をこの収容カバー等に収容する必要がなくなる。これにより、当該圧電式発振器の大幅な小型化を図ることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例による圧電式発振器を示す斜視図である。

【図2】本発明の第1の実施例による圧電式発振器を分解状態として示す分解斜視図である。

【図3】第1の実施例による枠体を示す平面図である。

【図4】第1の実施例による枠体を示す底面図である。

【図5】図3中の矢示V-V方向縦断面図である。

【図6】図5中の圧電振動子の振動板、圧電薄膜および金属薄膜等の要部を拡大して示す縦断面図である。

12

【図7】第1の実施例による基体を示す平面図である。

【図8】第1の実施例による基体を示す底面図である。

【図9】図7中の矢示IX-IX方向縦断面図である。

【図10】第1の実施例による封止部材を示す縦断面図である。

【図11】第1の実施例による封止部材の底面図である。

【図12】第1の実施例によって構成される発振回路を示す回路図である。

【図13】本発明の第2の実施例による発振器の斜視図である。

【図14】第2の実施例による蓋体を示す底面図である。

【図15】図14中の矢示XV-XV方向縦断面図である。

【図16】従来技術による集積型圧電薄膜機能素子を示す斜視図である。

【符号の説明】

10, 41 圧電式発振器

11 枠体（第1のケース部）

12, 43 振動子用基板（第1の基板）

13, 44 圧電振動子

18, 49 インバータ（第1の回路部）

19A, 19B, 19C, 19D, 50A, 50B, 50C, 50D 振動子側電極

22 基体（第2のケース部）

23 集積回路基板（第2の基板）

24 CR回路部（第2の回路部）

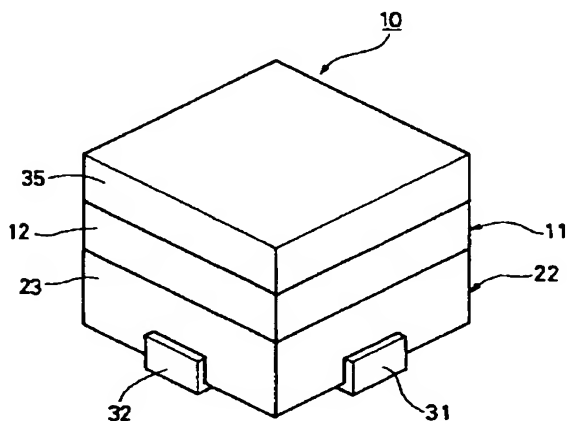
27A, 27B, 27C, 27D 集積回路側電極

34 発振回路

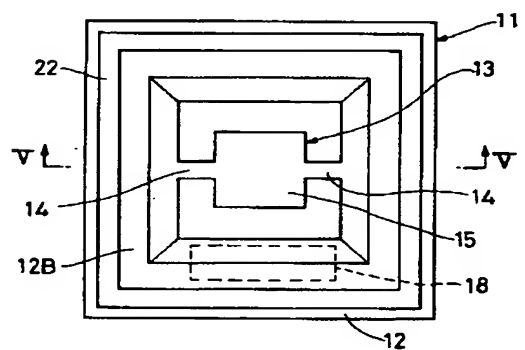
35 封止部材

42 蓋体（第1のケース部）

【図1】

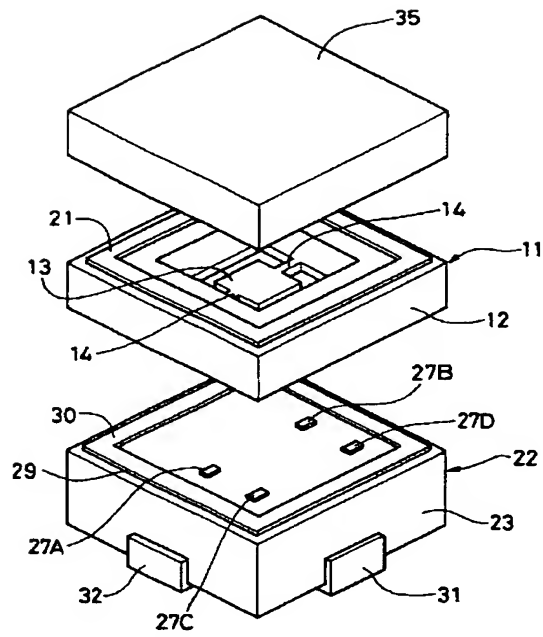


【図3】

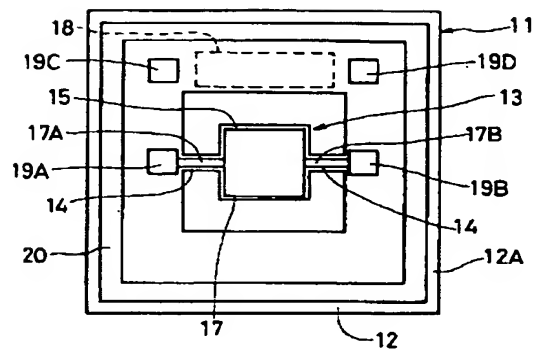




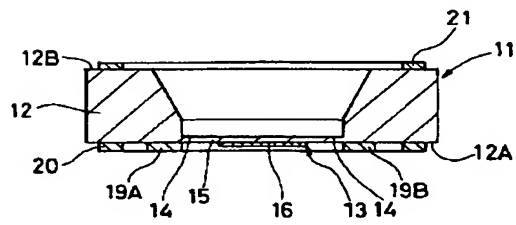
【図 2】



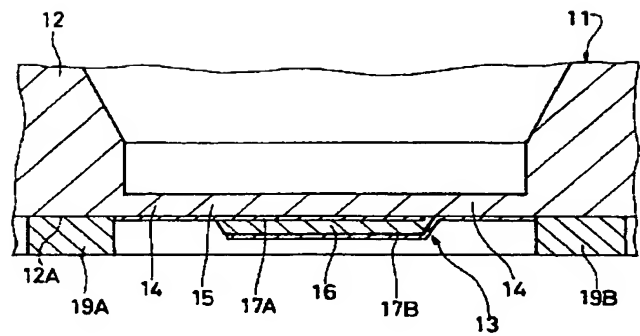
【図 4】



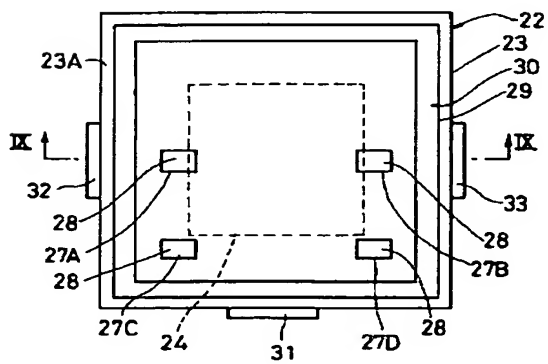
【図 5】



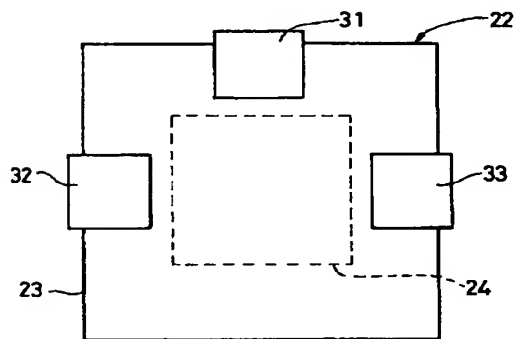
【図 6】



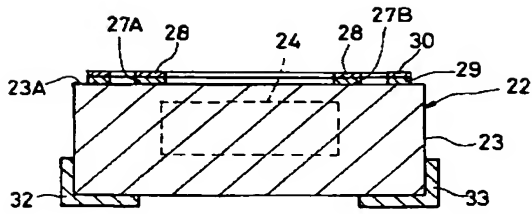
【図 7】



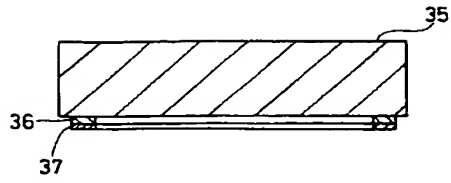
【図 8】



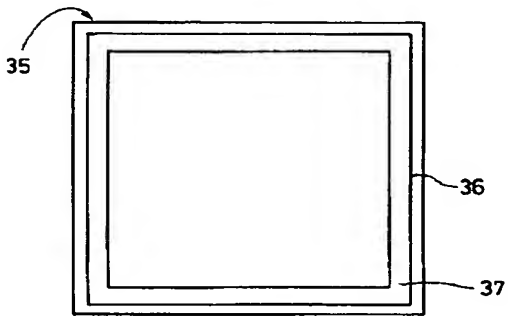
【図 9】



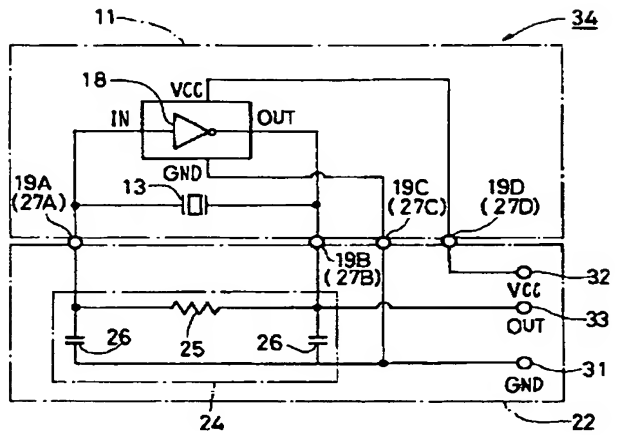
【図 10】



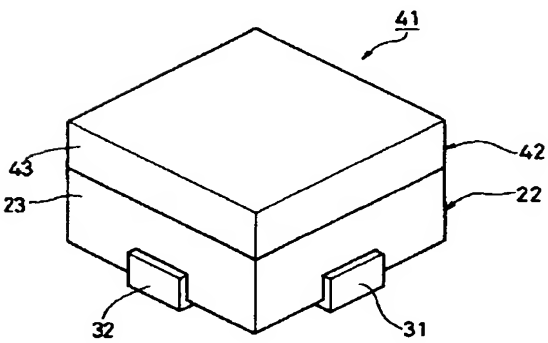
【図 11】



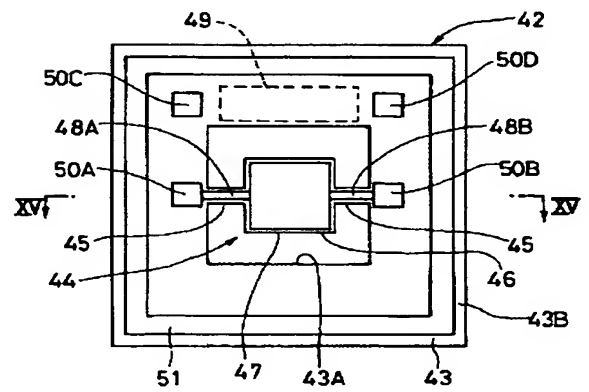
【図 12】



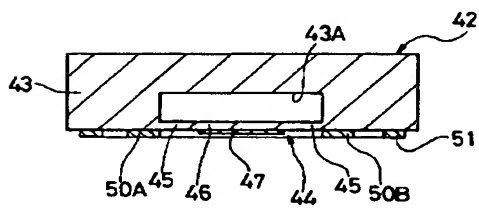
【図 13】



【図 14】



【図 15】



【図 1 6】

